

Устройство передачи управления с использованием предсказания переходов для микропроцессора с архитектурой Эльбрус

К.В. Шабанов, М.Р. Абдуразаков

ЗАО «МЦСТ»

Для повышения производительности в структуру современных микропроцессоров вводится конвейер, позволяющий одновременно выполнять различные стадии нескольких инструкций [1]. Однако, наряду с несомненными преимуществами, которые обеспечивает конвейеризация, она создает и определенные проблемы. Например, возникают конфликты, связанные с исполнением переходов и подкачкой исполняемого кода. Они вызваны тем, что условие реализации перехода фиксируется, как правило, на достаточно поздней стадии конвейера; в результате чего код, исполняемый на всех предшествующих стадиях, должен быть сброшен. Это сокращает общую производительность.

В микропроцессорах с архитектурой Эльбрус проблема конфликтов при передаче управления в конвейере была решена путем увеличения объема оборудования, введенного для подкачки инструкций. Передача управления осуществлялась без использования предсказателя переходов путем переключения между четырьмя потоками подкаченного кода — основным и тремя дополнительными, соответствующими трем регистрам передачи управления (CTPR). Преимуществом подобного подхода является значительное сокращение задержек в конвейере, благодаря планированию подготовок компилятором. В то же время увеличение оборудования и необходимость расширения пропускной способности памяти, приводящие к повышенному энергопотреблению, потребовали другого решения. В структуру микропроцессоров были введены различные варианты предсказателей переходов, которые, основываясь на определенных правилах, выдают заключения о предстоящем исполнении или неисполнении переходов и позволяют устройству подкачки выбирать правильный код.

Обычно предсказания состоят из двух частей. Первая сообщает о том, будет ли данный переход исполнен или нет (taken или not taken). Это заключение строится на основе наблюдения предшествующего поведения переходов. По результатам исполнения перехода в предсказателе обновляются специальные счетчики[2], которые в будущем позволят с большей вероятностью предсказать исход исполнения перехода. Второй частью предсказания переходов является адрес (target address), на который будет выполнен успешно предсказанный переход управления. После первого декодирования и исполнения перехода становится известно, какой адрес соответствует данному переходу. Этот адрес записывается в буфер, который называют Branch Target Buffer (BTB). Однако,

ввиду того, что в эльбрусовском коде каждой инструкции условного перехода предшествует инструкция подготовки, уже содержащая целевой адрес, необходимость в предсказании целевого адреса отпадает.

Для того, чтобы решить надо ли использовать предсказание для текущей команды, необходимо выяснить является ли эта команда переходом. Это определяется по таблице, которая заполняется при исполнении команд. В нее записывается номер соответствующего переходу СТРР.

Из-за особенностей системы подкачки решено сохранить функционал регистров СТРР вплоть до подготовки адресов переходов, устранив конвейеры дополнительных каналов. В момент предсказания перехода выбирается адрес из основного потока или дополнительного, соответствующего переходу. Этот адрес используется для обращения в буфер инструкций.

Подобный подход позволяет сохранить совместимость с существующей системой команд. Структура описанного устройства с малыми затратами может быть вписана в архитектуру Эльбрус.

Литература

1. *Hennessy J., Patterson D., Computer architecture: a quantitative approach. – 4th ed., 2007*
2. *Scott McFarling, Combining Branch Predictors. - Palo Alto, CA, 1993.*